

# 公開実用平成 3-36988

⑩ 日本国特許庁(JP)

⑪ 実用新案出願公開

⑫ 公開実用新案公報(U) 平3-36988

⑬ Int.Cl.<sup>3</sup>

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)4月10日

G 01 V 9/04  
// G 01 B 11/00  
G 01 D 5/34

Q 7256-2C  
Z 7625-2F  
Z 7015-2F

審査請求 未請求 請求項の数 1 (全 頁)

⑮ 考案の名称 媒体検知装置

⑯ 実 願 平1-98745

⑰ 出 願 平1(1989)8月24日

⑱ 考 案 者 小 池 秀 人 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内  
⑲ 考 案 者 鮎 貝 賢 美 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内  
⑳ 出 願 人 沖電気工業株式会社 東京都港区虎ノ門1丁目7番12号  
㉑ 代 理 人 弁理士 前 田 実

## 明 細 書

### 1. 考案の名称

媒体検知装置

### 2. 実用新案登録請求の範囲

それぞれ互いに対向して配置された発光素子と受光素子とを有し、上記受光素子は第1および第2の端子間のインピーダンスが受光量に応じて変化し、上記第1の端子が第1の電源端子に接続された複数の光学式センサと、

05

複数のセンサに共通に設けられ、第1の端子が第2の電源端子に接続された負荷抵抗回路と、

10

上記複数のセンサの一つを選択し、選択したセンサの受光素子の上記第2の端子を上記負荷抵抗回路の第2の端子に接続するセンサ選択回路とを備え、

15

上記センサ選択回路は選択していない受光素子の上記第2の端子を上記第1の電源端子に接続することを特徴とする光学式媒体検知装置。

### 3. 考案の詳細な説明

[産業上の利用分野]

20

この考案は、紙葉類等の媒体を取扱う装置における光学式センサを用いた媒体検知装置に関し、さらに詳細には、光学式センサの切換え方式に関するものである。

〔従来の技術〕

05

従来のこの種の装置として、(a) 特願昭63-220234号に記載されたもの、(b) 特願平1-9900号に記載されたものがある。これらにおいては、複数の発光ダイオードと受光トランジスタとを互いに対向させて配置し、受光トランジスタの光電流出力をアナログマルチプレクサ等を用いて一定時間毎に選択し、アナログマルチプレクサを介して受光トランジスタに付設された負荷抵抗回路によって電流電圧変換し、該電圧に基づいて媒体の有無を判定している。

10

15

第2図は、上記した媒体検知装置の該略図である。センサ選択信号SELによって動作するセンサ選択回路60により、複数のセンサS1～Snのうちの 하나가ノードPに接続される。可変負荷抵抗回路61は負荷抵抗設定データSRLに応じ

20

てその抵抗値を設定できる。インピーダンス変換回路68は、受光トランジスタ3の、受光量の変化に応じての光電流 $I_c$ の変化を速めるためのもので、例えば、ゲートが接地され、ドレインがノードPに接続され、ソースがノードPxに接続されたnチャンネルFETからなる。電圧比較回路62は、基準値設定データSVrefにより指定された基準電圧VrefとノードPの電圧即ちセンサの出力電圧Vpとを比較し、比較結果を示すオン/オフ信号HLを発生する。ラッチ回路64は、ラッチ信号によって動作し、オン/オフ信号HLをラッチする。記憶部66は、センサ選択信号SEL、負荷抵抗設定データSRL、基準値設定データSVrefおよびラッチされたオン/オフ信号HLを格納するものである。

図示しない上位インタフェースから媒体検知動作開始の指令が、制御部65に与えられると、制御部65は、サンプリング回路63にサンプリング開始を指示する信号を送出するとともに、センサ選択回路60にセンサ選択信号SELを供給す

る。サンプリング開始を指示する信号を受信したサンプリング回路63は、負荷抵抗回路61に負荷抵抗設定データを供給する。負荷抵抗回路61は、負荷抵抗設定データSRLに基づいて負荷抵抗値を設定する。

05

発光ダイオード52は、定電流回路51により駆動されている。

センサ選択回路60は、センサ選択信号SELにより選択されているセンサ、例えばセンサS1の受光トランジスタ53のコレクタをノードPxに接続する。このとき選択されていないセンサ、例えばセンサS2～Snの受光トランジスタ53はフローティング状態となる。

10

負荷抵抗回路6および受光トランジスタ3を流れる光電流Icは、インピーダンス変換回路68を介してセンサ選択回路60と接続されている負荷抵抗回路61によって電流電圧変換される。変換の結果得られる出力電圧Vpは、電圧比較回路62に供給される。電圧比較回路62は、出力電圧Vpが安定するのに要する時間が経過した後、

15

20

該出力電圧  $V_p$  と、予め制御部 65 から送出されている基準値設定データ  $SV_{ref}$  によって指定された基準電圧値  $V_{ref}$  とを比較し、その比較の結果を表すオン／オフ信号  $HL$  を生成してラッチ回路 64 に供給する。ラッチ回路 64 は、サンプリング回路 63 からのラッチ信号によってオン／オフ信号  $HL$  をラッチし、1 番目のセンサ  $S_1$  に対応したオン／オフ信号  $HL_1$  を生成する。

05

これ以降  $S_2 \sim S_n$  についても上記と同様の動作を行なう。

10

[考案が解決しようとする課題]

しかしながら、上記の装置では、選択回路におけるセンサの切換えの際センサの出力が整定するまでの時間が長いという問題があった。

以下この点につき説明する。

15

選択されたセンサ（例えば、 $S_1$ ）の受光トランジスタ 53 のコレクタはインピーダンス変換回路 68、負荷抵抗回路 61 を介して電源  $V_{cc}$  に接続されている。一方選択されていないセンサ（ $S_2 \sim S_n$ ）の受光トランジスタ 53 のコレク

20

タはフローティング状態になっている。以下、一つのセンサ（例えばS 1）が選択された状態から、他の一つのセンサ（例えばセンサS 2）が選択された状態に移行する際に電圧、電流の変化について考察する。

05

第3図はインピーダンス変換回路として用いられるF E Tの特性を示す図である。

第4図で、 $I_D$ は電源 $V_{CC}$ から負荷抵抗 $R_L$ を介してF E Tのドレインに流れ込む電流、 $V_{DS}$ は、F E Tのドレイン—ソース間電圧、 $V_{GS}$ はF E Tのゲート—ソース間電圧、 $I_{DSS}$ はゼロバイアス時ドレイン電流、 $V_{PO}$ は、ゲート—ソース間遮断電圧（ピンチオフ電圧）、 $a_{ON}$ 、 $a_{OFF}$ はそれぞれ媒体有り、媒体無しの際の動作点である。

10

15

第5図は受光トランジスタの特性を示す図である。同図で、縦軸は $V_{GS}$ 、横軸は時間 $t$ を表す。

センサS 1が選択された状態では、センサS 2のトランジスタ5 3は選択されておらず、そのコレクタには、選択回路を構成するスイッチング素

20

子のチャネル間リーク電流等によって数ボルトの電圧が表れている。次にセンサ  $S_2$  が選択された状態になるとそのコレクタ電圧  $V_{ce}$  は  $V_{gs}$  に等しくなる。但し、選択回路を構成するスイッチング素子の内部抵抗を無視する。

05

従って、FETのゲートに数ボルトの電圧が表れる。このときの動作点は第3図における  $a_{ST1}$  であり、この点から、媒体の有無に応じて  $a_{ON}$  または  $a_{OFF}$  に移動する。 $a_{ST1}$  から、 $a_{ON}$  に移動する時間を媒体有りのときの安定時間  $t_3$ 、 $a_{OFF}$  に移動する時間を媒体無しの際の安定時間  $t_4$  とし、第4図に示す。第4図から分るように従来技術においては、あるセンサが非選択状態から選択状態に移行した時  $V_{gs}$  が高い値から低い値に移動するため、FET（インピーダンス変換回路）の応答が遅い。

10

15

このように従来装置は、動作が遅く、従って、高速あるいは高分解能の媒体検知ができないという問題があった。

この考案は、高速、高分解能の媒体検知を可能

20



にすることにある。

〔課題を解決するための手段〕

本考案の媒体検知装置は、

それぞれ互いに対向して配置された発光素子と  
受光素子とを有し、上記受光素子は第 1 および第 05  
2 の端子間のインピーダンスが受光量に応じて変  
化し、上記第 1 の端子が第 1 の電源端子に接続さ  
れた複数の光学式センサと、

複数のセンサに共通に設けられ、第 1 の端子が  
第 2 の電源端子に接続された負荷抵抗回路と、 10

上記複数のセンサの一つを選択し、選択したセ  
ンサの受光素子の上記第 2 の端子を上記負荷抵抗  
回路の第 2 の端子に接続するセンサ選択回路とを  
備え、

上記センサ選択回路は選択していない受光素子 15  
の上記第 2 の端子を上記第 1 の電源端子に接続す  
ることを特徴とするものである。

〔作用〕

この考案の媒体検知装置は、選択されていない  
センサの受光素子の第 2 の端子が第 1 の電源端子 20

に接続されているので、FETのソースに数ボルトの電圧が表れない。従って、この受光素子が選択状態に移行したとき、光電流が安定するまでの時間が短くなる。

【実施例】

05

第1図は、本考案一実施例の媒体検知装置を示すものである。ここでいう媒体には、紙幣取扱機における紙幣、券処理機における券が含まれる。

以下各構成要素の各々について説明する。

センサS1～Snは、各々発光素子例えば発光ダイオード2と受光素子例えば受光トランジスタ3の対からなり、それぞれ媒体処理装置内の媒体検知箇所、例えば、媒体搬送路、媒体保留部に設けられている。検知の対象となる媒体が搬送されているときまたは一時保留されたとき各センサの発光ダイオード2と受光トランジスタ3の間の光路を遮断するように各センサの発光ダイオード2と受光トランジスタ3とは配置されている。媒体によって光が遮断されると受光トランジスタ3の受光量が減少し、受光トランジスタ3の電流が減

10

15

20

少する。

すべてのセンサ  $S_1 \sim S_n$  の発光ダイオード 2 は互いに直列接続され、定電流回路 1 から一定の発光電流  $I_d$  を供給される。すべてのセンサ  $S_1 \sim S_n$  の受光トランジスタ 3 のエミッタは接地されている。 05

センサ選択回路 4 は、センサ選択信号  $SEL$  に応じて、センサ  $S_1 \sim S_n$  のいずれかを選択し、選択したセンサ  $S_1 \sim S_n$  の受光トランジスタ 3 のコレクタをノード  $P_x$  と接続し、選択されていないセンサ  $S_1 \sim S_n$  の受光トランジスタ 3 のコレクタを接地する。 10

センサ選択回路 4 としては、例えば、第 1 図に示すように多数の双投式アナログスイッチ  $SS_1 \sim SS_n$  を組合せて成るマルチプレキサを用いることができる。同図には、センサ  $S_1$  が選択された状態が示されている。選択されたセンサの受光トランジスタのコレクタはインピーダンス変換回路 5、負荷抵抗回路 6 を介して電源  $V_{cc}$  に接続されている。一方選択されていないセンサの受光 15 20

トランジスタのコレクタは接地されている。

インピーダンス変換回路5は、受光トランジスタ3の、受光量の変化に応じての光電流 $I_c$ の変化を速めるためのもので、例えば、ゲートが接地され、ドレインがノードPに接続され、ソースがノードPxに接続されたnチャンネルFETからなる。 05

可変負荷抵抗回路6は、受光トランジスタ3の負荷抵抗として働くもので、負荷抵抗設定データSRLに従って、負荷抵抗値RLを変化させる。 10

比較回路7は、センサS1～Snの出力電圧 $V_p$ と基準電圧 $V_{ref}$ を比較し、比較結果に応じて、前者の方が大であれば（即ち、受光トランジスタの光電流 $I_c$ が小であれば）オン（高レベル）、そうでなければ（即ち受光トランジスタの光電流 $I_c$ が大であれば）オフ（低レベル）のオン／オフ信号即ち2値信号HLを発生する。基準電圧 $V_{ref}$ は、基準電圧設定データSV $_{ref}$ によって設定される。 15

ラッチ回路8は、それぞれセンサS1～Snに 20

対応した複数のラッチ素子、例えばフリップフロップ回路を備え、比較回路 7 における各センサについての比較の結果得られるオン／オフ信号 HL をそれぞれ対応するラッチ素子に記憶させる。

ラッチ制御回路 12 は、オン／オフ信号 HL をラッチ回路 8 にラッチをさせるためのもので、ラッチ回路 8 のどのラッチ素子に記憶させるべきかを示すラッチ素子選択データ SLA を受け、選択されたラッチ素子にラッチクロック LC1～LCn を供給する。

05

10

記憶部 13 は、センサ S1～Sn にそれぞれ対応して、センサ選択データ SEL、負荷抵抗設定データ SRL、基準値設定データ SVref およびラッチ素子選択信号 SLA を記憶している。

制御部 16 は、記憶部 13 をアクセスするのに使われるアドレスを生成する。即ち、記憶部 13 からセンサ選択信号 SEL、負荷抵抗設定データ SRL、基準値設定データ SVref、ラッチ素子選択信号 SLA 等を読み出すためのアドレスを生成する。

15

20

次に、上記の装置の動作について説明する。

第5図は、媒体検知動作を示すタイムチャートである。以下、第1図および第5図を参照しながら媒体検知動作を説明する。

記憶部13は、制御部16から順に供給される  
アドレス信号により指定されたアドレスに格納さ  
れているセンサ選択信号SEL、負荷抵抗設定デ  
ータSRL、基準値設定データSVrefおよび  
ラッチ素子選択信号SLAを第5図に示すタイミ  
ングで送出する。 05  
10

負荷抵抗回路6は、供給された負荷抵抗設定デ  
ータSRLに基づいて抵抗値RLを設定し、セン  
サ選択回路4は、供給されたセンサ選択信号SEL  
により選択されたセンサの受光トランジスタ3  
とノードPxとを接続する。 15

光電流Icは、インピーダンス変換回路5を介  
して接続されている負荷抵抗回路6によって電流  
電圧変換される。

比較回路7は、上記のようにして変換された出  
力電圧Vpと基準値設定データS-Vrefによっ 20

て設定された基準値電圧  $V_{ref}$  とを比較し、その結果からオン／オフ信号  $HL$  を生成し、ラッチ回路 8 に送出する。

オン／オフ信号  $HL$  が安定するのに要する時間  $t$  の経過後、ラッチ制御回路 12 は、各ラッチ素子のうちの、ラッチ素子選択データ  $SLA$  より選択されたものに対するラッチクロック ( $LC1 \sim LCn$  のうちの一つ) を供給する。これにより比較回路 7 から出力されているオン／オフ信号  $HL$  が選択されたラッチ素子にラッチされる。 05 10

制御部 16 はオン／オフ信号  $HL1 \sim HLn$  を周期的に読み込み、オン／オフ判定を行なった後、該判定結果を媒体取扱装置 19 に送出する。

この際、ノイズ除去の目的で一定回数（例えば 3 回）オンまたはオフが続いたときに限って該センサが真にオンまたはオフであると認識する方式を採用してもよい。 15

以下一つセンサが選択された状態、例えば第 1 図の状態から、他の一つのセンサが選択された状態（例えば第センサ  $S2$  の受光トランジスタ 3 の 20

コレクタがノードP<sub>x</sub>に接続され、センサS<sub>2</sub>以外のすべてのセンサの受光トランジスタ3のコレクタが接地された状態)に移行する際の電圧、電流の変化について、考察する。

インピーダンス変換回路5として用いられるFETの特性は、第3図に示されている。受光トランジスタの特性、第4図に示されている。 05

第1図に示す状態では、センサS<sub>2</sub>のトランジスタ3は選択されておらずそのコレクタは、接地されているので、電位は接地電位(ゼロ)であり、従って、第3図および第4図上で動作点はaST<sub>2</sub>である。 10

次にセンサS<sub>2</sub>が選択された状態になって、そのトランジスタ3のコレクタがノードP<sub>x</sub>に接続されるとそのコレクタ電圧V<sub>x</sub>はV<sub>cs</sub>に等しくなる。この時、該センサが媒体ありの状態であれば、動作点はaONの点に移動し、一方、該センサが媒体無しの状態であれば、動作点はaOFFの点に移動する。 15

aST<sub>2</sub>からaONに移動するのに要する時間 20



を  $t_1$ 、 $aST2$  から  $aOFF$  に移動するのに要する時間を  $t_2$  とし、これらを第 4 図に示す。これらをそれぞれ  $t_4$ 、 $t_3$  と比較すれば明らかに、媒体有りの場合も、媒体無しの場合も出力  $V_p$  が安定するのに要する時間が短縮されている。

05

#### [考案の効果]

以上、詳細に説明したように、この考案によれば、選択されていないセンサの受光素子の第 2 の端子が第 1 の電源端子に接続されているので、この受光素子が選択状態に移行しても、FET のソースに数ボルトの電圧が表れることがない。従って、光電流が安定するまでの時間を短縮することができる。このため、高速に媒体検知動作を行なうことができる。従って、高速で搬送される媒体の破れ、スキュー（斜行）、搬送間隔、長さ等の検知を高分解能で行なうことができる。

10

15

#### 4. 図面の簡単な説明

第 1 図は本考案一実施例の媒体検知装置を示すブロック図、

20

第2図は従来の媒体検知装置を示すブロック図、  
第3図はインピーダンス変換回路として用いられるFETの特性を示す図、  
第4図は受光トランジスタの特性を示す図、  
第5図は第1図の装置の動作を示すタイムチャートである。

05

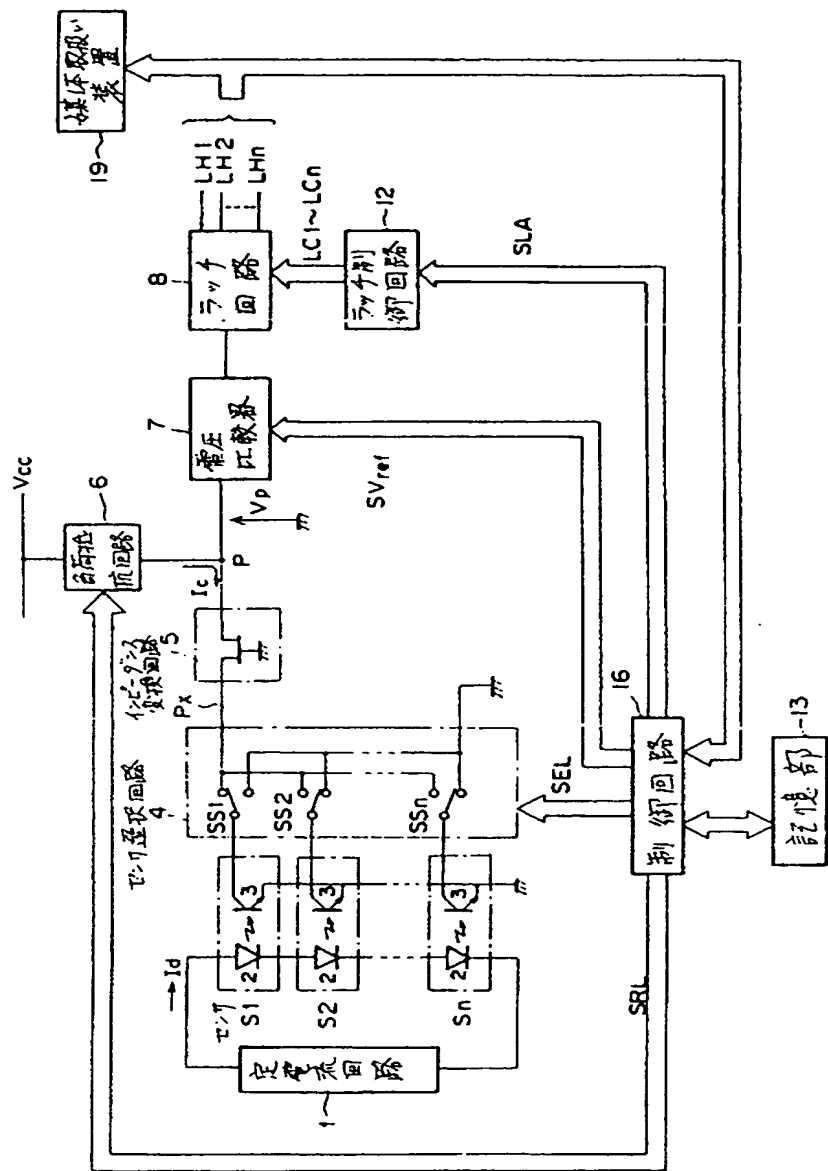
S1～Sn：センサ  
2：発光ダイオード  
3：受光トランジスタ  
4：センサ選択回路  
5：インピーダンス変換回路  
6：可変負荷抵抗回路  
7：比較回路  
8：ラッチ回路  
13：記憶部  
16：制御部  
18：アドレス生成回路  
19：媒体取扱装置

10

15

20

1187



本考案の実施例

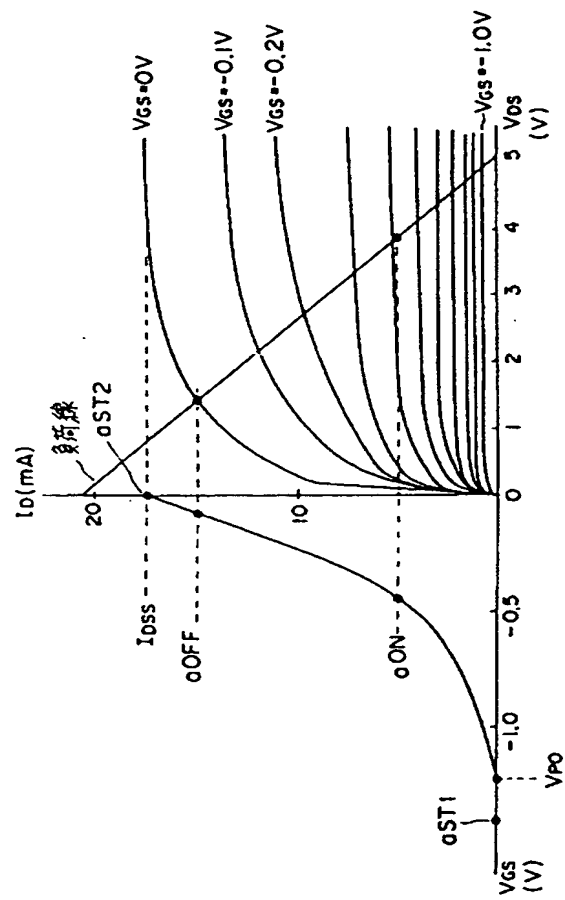
第 1 図 1188

実用新案登録出願人 沖電気工業株式会社

代理人 森田 英 英

実開 3 36988



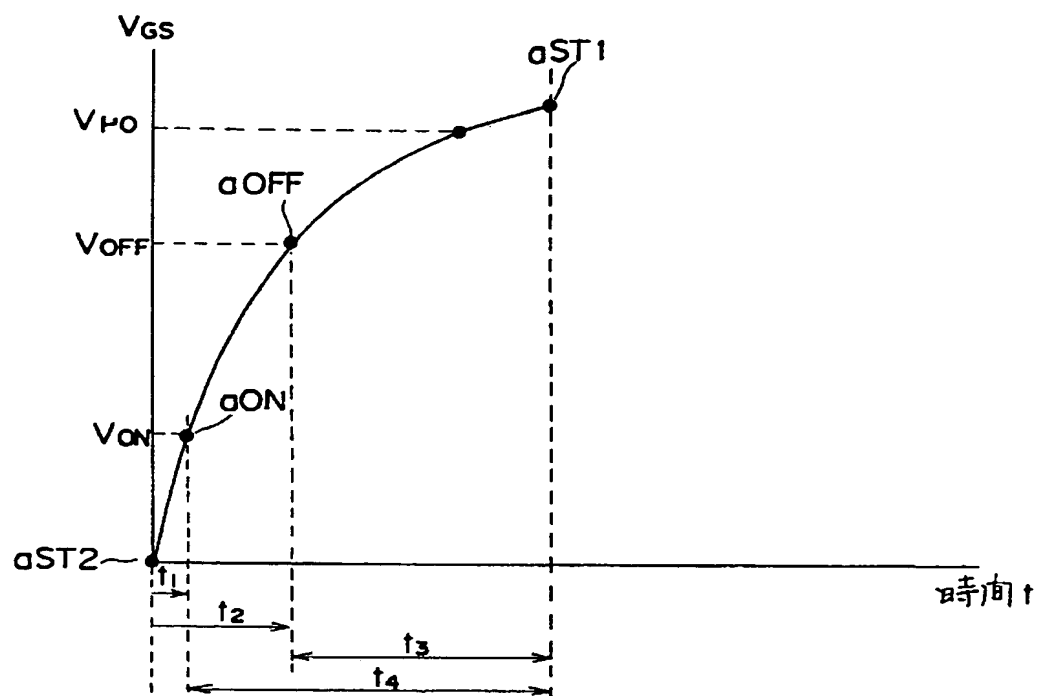


FETの  $I_d$ - $V_{gs}$  及び  $I_d$ - $V_{ds}$  特性

### 第 3 図

実用新案登録出願人 沖電気工業株式会社

代理人 弁理士 前田 実

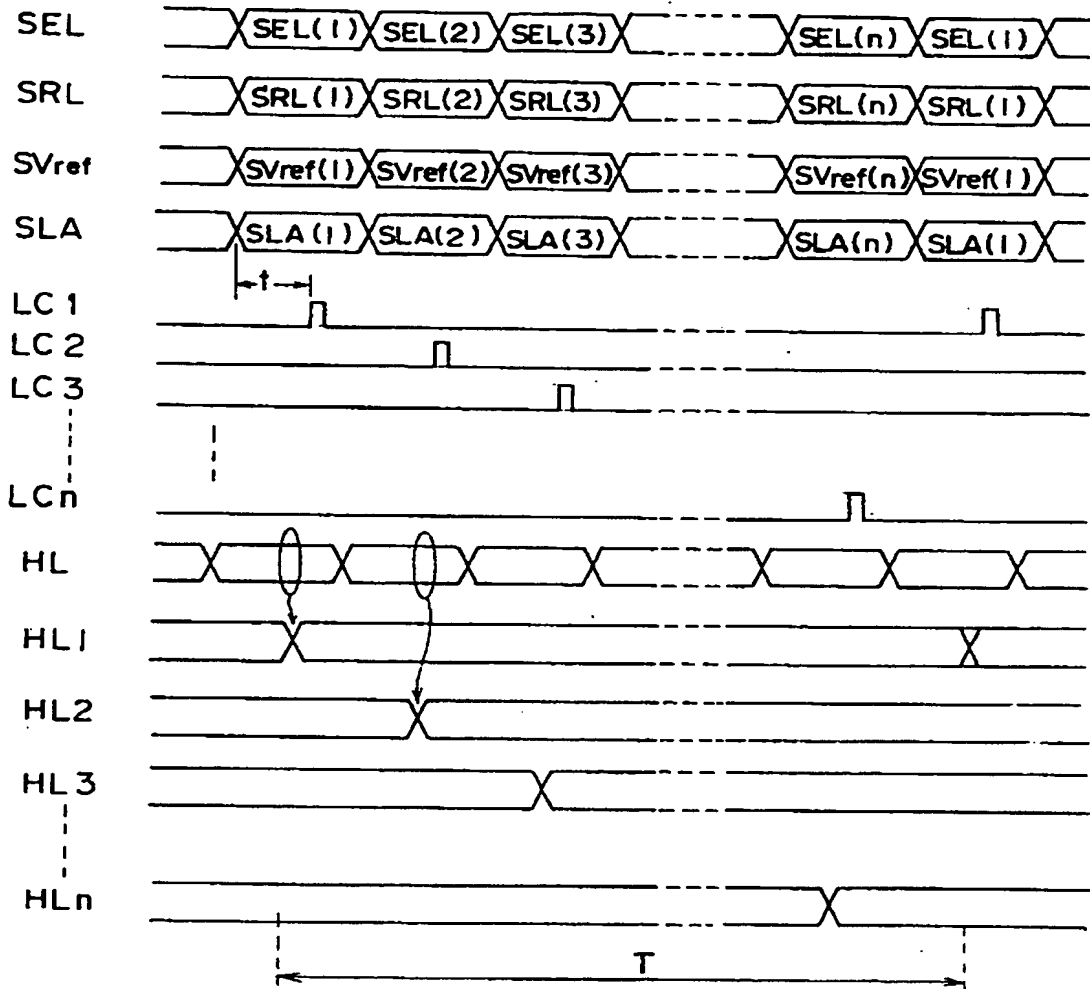


後光トランジスタ切換回路における  $V_{GS}-t$  特性

# 第 4 図

実用新案登録出願人 沖電気工業株式会社

代理人 弁理士 前 田 実



媒体検出動作

第 5 図

1192

実用新案登録出願人 沖電気工業株式会社

代理人 弁理士 前 田 実

実開3 - 369

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☒ **BLACK BORDERS**

☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

☐ **FADED TEXT OR DRAWING**

☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**

☐ **SKEWED/SLANTED IMAGES**

☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**

☐ **GRAY SCALE DOCUMENTS**

☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**

☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**